



19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

Offenlegungsschrift DE 199 41 742 A 1

51 Int. Cl. 7:
G 06 F 13/10
H 04 L 12/56

21 Aktenzeichen: 199 41 742.3
22 Anmeldetag: 2. 9. 1999
43 Offenlegungstag: 8. 3. 2001

DE 199 41 742 A 1

71 Anmelder:

Vitronic Dr.-Ing. Stein Bildverarbeitungssysteme
GmbH, 65189 Wiesbaden, DE

74 Vertreter:

Dr. Weber, Dipl.-Phys. Seiffert, Dr. Lieke, 65189
Wiesbaden

72 Erfinder:

Hoffmann, Burghard, Dipl.-Ing., 65232 Taunusstein,
DE

56 Für die Beurteilung der Patentfähigkeit in Betracht
zu ziehende Druckschriften:

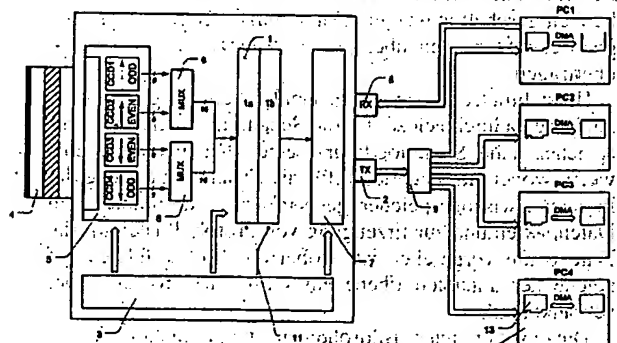
DE 197 55 273 A1
DE 196 36 788 A1
DE 38 09 129 A1
US 58 12 792
US 53 61 261
WO 91 14 988 A1

THOMAS HERBERT: Introduction to TCP/IP, Part 1.
In: Embedded Systems Programming, Dec. 1999,
S.57-
S.69;
POSTEL, J., REYNOLDS, J.: A Standard for the
Transmission of IP Datagrams over IEEE 802
Networks. In: Network Working Group RFC1042,
2/1988, S.1-15;
JP 0100200897 AA., In: Patent Abstracts of Japan;

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

54 Schaltung zur Erzeugung von Bilddaten für einen PC und entsprechendes Verfahren für den Datentransfer

57 Die vorliegende Erfindung betrifft eine Schaltung zur Erzeugung von Bilddaten in Echtzeitdarstellung auf einem PC, mit einem Dateneingang zur Aufnahme von Pixelrohdaten, die im allgemeinen von einer halbleitenden, lichtempfindlichen Bilderfassungseinrichtung erzeugt werden. Weiterhin betrifft die vorliegende Erfindung einen entsprechenden PC mit Ethernet-Karte und ein entsprechendes Verfahren zur Darstellung von Bilddaten in Echtzeit. Um eine entsprechende Schaltung, einen entsprechend angepaßten PC und ein entsprechendes Verfahren zur Übertragung der Daten von einem Bildsensor auf einen PC zu schaffen, bei welchem der Aufwand für die Darstellung der Bilddaten auf dem PC erheblich verringert ist und damit auch die Kosten zur Realisierung einer Echtzeitdarstellung von Bilddaten auf einem PC erheblich vermindert werden, wird erfindungsgemäß vorgeschlagen, daß die Schaltung einen Zwischenspeicher, einen seriellen Datenausgang und eine Steuerlogik aufweist, wobei die Steuerlogik für eine Zusammenfassung der zwischengespeicherten Bildrohdaten zu Datenpaketen mit Protokollelementen der untersten Ethernetprotokollebene (MAC-Layer) vorgesehen ist.



DE 199 41 742 A 1

Beschreibung

Die vorliegende Erfindung betrifft eine Schaltung zur Erzeugung von Bilddaten in Echtzeitdarstellung auf einem PC, mit einem Dateneingang zur Aufnahme von Pixelrohdaten, die im allgemeinen von einer halbleitenden, lichtempfindlichen Bilderfassungseinrichtung erzeugt werden.

Ebenso betrifft die vorliegende Erfindung einen Personal Computer (PC), der eine Ethernet-Netzwerkkarte aufweist und für den Empfang und die Darstellung entsprechender Bilddaten ausgelegt ist.

Schließlich betrifft die vorliegende Erfindung auch ein Verfahren zur Übertragung und Darstellung von Bilddaten, die von einer Bilderfassungseinrichtung erzeugt werden, auf einem PC in Echtzeit.

Als Bilderfassungseinrichtungen kommen dabei grundsätzlich sogenannte Matrixkameras oder Zeilenkameras in Frage bzw. Matrixsensoren und Zeilensensoren. Aufgrund der beschränkten Datenkapazität und Verarbeitungsgeschwindigkeit von Daten auf einem PC ist die Darstellung von Bildern auf einem PC in Echtzeit ein Problem, welches bisher nur mit relativ teuren und aufwendigen Zusatzbauteilen zu bewältigen ist.

Bei der Darstellung von Bildern, die mit einer Videokamera erzeugt werden, fallen in kurzer Zeit sehr große Datenmengen an. Schon ein herkömmlicher CCD-Sensor mit 400.000 Bildpunkten erzeugt eine Datenrate von ca. 14 bis 15 MBytes. Schnelle Zeilensensoren, die z. B. pro Zeile 7.000 Bildpunkte aufweisen, erzeugen Datenmengen, die in die Größenordnung von 100 MBytes und sogar noch darüber liegen. Herkömmlich wurde das Problem der Verarbeitung solcher Datenmengen in kurzer Zeit durch sogenannte Framegrabber-Schaltungen gelöst, die Zusatzbauteile für einen PC darstellen und relativ teuer sind.

Gegenüber diesem Stand der Technik liegt der vorliegenden Erfindung die Aufgabe zugrunde, eine entsprechende Schaltung, einen entsprechend angepaßten PC und ein entsprechendes Verfahren zur Übertragung der Daten von einem Bildsensor auf einen PC zu schaffen, bei welchen der Aufwand für die Darstellung der Bilddaten auf dem PC erheblich verringert ist und damit auch die Kosten zur Realisierung einer Echtzeitdarstellung von Bilddaten auf einem PC erheblich vermindert werden. Außerdem sollte die Möglichkeit geschaffen werden, Daten immun gegen elektromagnetische Störungen über große Distanzen (bis 3 km) zu übertragen.

Hinsichtlich der eingangs genannten Schaltung wird diese Aufgabe dadurch gelöst, daß die Schaltung einen Zwischenspeicher, eine Steuerlogik und einen Datenausgang aufweist, wobei die Steuerlogik für die Zusammenfassung der in dem Zwischenspeicher gespeicherten Bildrohdaten zu Datenpaketen und zur Erzeugung von Protokolldaten für die Datenpakete vorgesehen ist, wobei die Protokolldaten auf solche der untersten Ebene eines Ethernet-Protokolls beschränkt sind.

Dabei sollen unter "Bildrohdaten" die bereits digitalisierten Werte der ursprünglich analogen Pixelwerte verstanden werden, die von den Bildsensoren erzeugt werden.

Eine solche Schaltung mit einem Zwischenspeicher und einer vergleichsweise einfachen Steuerlogik, die lediglich die Bildrohdaten zu Datenpaketen zusammenfassen und mit mindestens einem Teil der Protokolldaten aus der untersten Ethernet-Protokollebene ausstatten muß, ist vergleichsweise einfach und preiswert herzustellen. Die an dem entsprechenden, seriellen Datenausgang einer solchen Schaltung zur Verfügung stehenden Daten können unmittelbar auf den Eingang einer Ethernet-Netzwerkkarte gegeben werden, die ohnehin zur Standardausrüstung sehr vieler PCs gehört.

Dabei benötigt der PC lediglich eine entsprechend angepaßte Treibersoftware für den Betrieb der Ethernet-Netzwerkkarte zur entsprechenden Umsetzung der Bilddaten, so daß nur die Protokolldaten der untersten Ethernet-Ebene (MAC-layer) verwendet werden und alle anderen Daten als Bilddaten interpretiert werden. Das Ethernet ist in der Lage, Datenraten von 125 MByte/s (= 1,25 G-Bits) zu verarbeiten. Man kann daher auch entsprechende Bilddaten mit einer Datenrate von bis zu 125 MByte/s aufnehmen und verarbeiten. Kurz gesprochen besteht also das Wesen der Erfindung in der Ausnutzung der Möglichkeiten von Ethernet-Netzwerkkarten, wobei diese allerdings nicht in ihrer normalen Betriebsart genutzt werden, bei der Protokolldaten mehrerer Protokollebenen ausgewertet und die Daten entsprechend behandelt werden, sondern sozusagen eine Zweckentfremdung der Ethernet-Netzwerkkarte stattfindet, indem nur das auf die unterste Protokollebene beschränkte Datenformat erzeugt wird und wobei dann auch die Treibersoftware für die Ethernet-Netzwerkkarte entsprechend angepaßt werden muß, um die Daten ohne Protokolldaten der höheren Protokollebenen des Ethernets verarbeiten zu können. Die erfindungsgemäße Schaltung kann entweder in eine Kamera integriert sein, sie kann in einen PC-Eingang vor einer Ethernet-Karte integriert sein oder aber als separates, zwischenzuschaltendes Bauteil bzw. Interface-Element vorgesehen sein. Wenn die Schaltung als separates Bauteil oder als Eingangsschaltung an einem PC vorgesehen ist, so können gegebenenfalls auch mehrere Kameras mit entsprechend niedrigen Datenraten gleichzeitig mit dem Eingang der erfindungsgemäßen Schaltung verbunden werden. Beispielsweise könnten bis zu 8 herkömmliche CCD-Matrixkameras parallel an den Eingang der erfindungsgemäßen Schaltung gelegt werden, da sie zusammen eine Datenrate von weniger als 120 MByte/s erzeugen.

Zweckmäßig ist es, wenn bei der erfindungsgemäßen Schaltung der Zwischenspeicher eine Kapazität für die Bildrohdaten mindestens einer Bildzeile hat.

Zweckmäßig ist es, wenn der Zwischenspeicher eine Kapazität für mindestens zwei Bildzeilen hat. In einem solchen Fall können die Bildrohdaten einer Bildzeile zunächst vollständig in einen entsprechenden Speicherblock eingeschrieben werden, bevor sie aus diesem Bereich ausgelesen und als Datenpakete ausgegeben werden. Während dieses Auslesens und die Datenausgabe geschieht, kann in der Zwischenzeit die nächste Bildzeile in den verbleibenden Speicherblock geschrieben werden und während anschließend dieser letztgenannte Speicherblock ausgelesen wird, kann wieder der erstgenannte Speicherblock beschrieben werden. Selbstverständlich wäre es auch möglich, noch weitere Speicherblöcke zu verwenden, wenn jedoch die Auslesegeschwindigkeit größer ist als die Datenrate, mit welcher die Bilddaten ankommen bzw. in den Speicher geschrieben werden müssen, so reichen zwei Speicherblöcke für jeweils eine Bildzeile aus. Hierdurch werden auch Kosten für ansonsten teuren Speicherraum eingespart, zumal es sich dabei um Speicher handeln muß, in die Daten mit einer entsprechenden Geschwindigkeit eingeschrieben und ausgelesen werden können. Besonders bevorzugt ist eine Ausführungsform der Erfindung, bei welcher als Zwischenspeicher ein sogenannter Dual-Port-RAM verwendet wird, d. h. ein Speicher mit wahlweisem Zugriff und einem zweifachen Anschluß, nämlich einem Anschluß für das Einschreiben bzw. Speichern und einem Anschluß für das Auslesen aus dem Speicher, wobei diese beiden Anschlüsse mit unterschiedlichen Datenraten bzw. Taktfrequenzen betrieben werden können.

Ein solcher Dual-Port-RAM hat vorzugsweise zwei Speicherblöcke, die auch als "Bank" bezeichnet werden, wobei ein Bankumschalter abwechselnd zwischen den beiden Bän-

ken hin- und herschaltet, wobei zu einem gegebenen Zeitpunkt in die eine Bank geschrieben und aus der anderen Bank ausgelesen wird, und das Beschreiben und Auslesen der beiden Banken fortgesetzt im Gegentakt erfolgt.

Das Einschreiben und das Auslesen jeweils kompletter Zeilen hat den Vorteil, daß die Bildrohdaten bei Bedarf in einer anderen Reihenfolge in den betreffenden Zeilenspeicher bzw. die Bank eingeschrieben werden können, als sie anschließend möglicherweise ausgelesen werden. Bei vielen Zeilensensoren ist es beispielsweise üblich, daß die Daten für die einzelnen Bildpixel von der Mitte des Sensors her nach beiden Seiten hin erfaßt werden, wobei außerdem der Zeilensensor auch in mehrere Sektoren aufgeteilt sein kann, in denen dies einzeln erfolgt. Dies bedeutet, daß die Reihenfolge der Bilddaten von dem Zeilensensor nicht dem Zeilenverlauf von einem Ende zum anderen entspricht, wobei jedoch durch das Auslesen und bei bekannter Reihenfolge des Einschreibevorganges die Daten seriell von einem Zeilenende zum anderen Zeilenende angeordnet und ausgegeben werden können, sobald die Zeile vollständig in dem entsprechenden Speicherblock bzw. der Bank abgespeichert ist.

Darüber hinaus kann das Einschreiben der Daten auch parallel, z. B. mit einer Bitbreite von 8, 16 oder 32 Bit erfolgen, wohingegen das Auslesen seriell erfolgt bzw. dem gegebenenfalls parallelen Auslesevorgang eine Parallel/Seriellwandlung der Daten folgt. Es versteht sich, daß dann die Auslese- bzw. Ausgabefrequenz um mindestens den Faktor der Bitbreite größer sein muß als die Einschreibefrequenz.

Bei der hohen Datenübertragungsgeschwindigkeit, die für die erfindungsgemäße Schaltung erforderlich ist, hat es sich als zweckmäßig erwiesen, wenn der Datenausgang ein optischer Datenausgang ist und wenn dementsprechend auch der zugehörige Eingang an einem PC, konkret der Eingang einer Ethernet-Netzwerkarte, ein optischer Dateneingang ist.

Der entsprechende PC muß außer der Tatsache, daß er mit einer Ethernet-Netzwerkarte ausgestattet sein muß, lediglich eine relativ einfache Treibersoftware für den Empfang der Bilddaten erhalten, wobei die Treibersoftware lediglich dafür sorgt, daß von den eingehenden, zu Datenpaketen zusammengefaßten Bilddaten nur die Protokolldaten oder mindestens ein Teil der Protokolldaten der untersten Ethernet-Protokollebene verwendet werden (MAC-layer), während alle anderen Daten (die bei einem herkömmlichen Ethernet-Datenpaket noch weitere Protokolldaten höherer Ebenen enthalten) ausschließlich als Bilddaten interpretiert werden.

Auf diese Weise ist es möglich, die hohe Übertragungsgeschwindigkeit von Bilddaten aufrechtzuerhalten. Wie bereits erwähnt, sollte der PC auch einen optischen Eingang aufweisen, um die gegebenenfalls über einen optischen Ausgang von der Schaltung ausgehenden Daten empfangen zu können.

Hinsichtlich des oben erwähnten Verfahrens wird die der Erfindung zugrundeliegende Aufgabe dadurch gelöst, daß die Bildrohdaten zwischengespeichert und zu Datenpaketen im Ethernet-Format zusammengefaßt werden, wobei allerdings auf Ethernet-Protokolldaten der untersten Protokollebene verwandelt werden, und diese so zu Paketen zusammengefaßten Daten dann seriell ausgegeben werden und anschließend über die Treibersoftware einer entsprechenden Ethernet-Netzwerkarte als reine Bilddaten interpretiert werden, die lediglich zusätzliche Daten der untersten Ethernet-Protokollebene aufweisen. Hierbei setzt die Treibersoftware, die sogenannte Packet-DMA-Engine, die typische Netzwerkarten enthalten, nur auf, so daß die Bilddaten automatisch ohne weitere Softwareintervention in den Bildspeicher übertragen werden, wobei der Bildspeicher typisch

ein Teil des Hauptspeichers ist. Durch dieses Verfahren steht die Rechenleistung des PC nahezu zu 100% zur Verarbeitung der Bilddaten zur Verfügung.

Weitere Vorteile, Merkmale und Anwendungsmöglichkeiten der vorliegenden Erfindung ergeben sich aus der folgenden Beschreibung einer bevorzugten Ausführungsform und der dazugehörigen Figuren. Es zeigen

Fig. 1 ein Blockschaltbild, welches die Prinzipien der erfindungsgemäßen Schaltung und deren Verbindung zu einer Kamera einerseits und mehreren PCs andererseits zeigt und

Fig. 2 ein Blockschaltbild einer noch etwas konkreter dargestellten, speziellen Ausführungsform der Erfindung.

Man erkennt in Fig. 1 links eine Kameraoptik 4 und dahinter ausgerichtet einen Zeilensensor 5 einer Zeilenkamera. Die Zeile ist intern in dem Zeilensensor in vier Zeilenblöcke aufgeteilt, wobei die einzelnen Bilddaten dieser Blöcke digitalisiert und über Multiplexer 6 in einen Dual-Port-RAM 1 eingeschrieben werden. Der Dual-Port-RAM 1 ist seinerseits in zwei Blöcke 1a, 1b aufgeteilt, die durch einen Umschalter 11, der hier nur schematisch wiedergegeben ist und der ebenso gut auch in Form einer Softwaresteuerung vorliegen kann, abwechselnd einen der beiden Blöcke 1a, 1b des Dual-Port-RAM 1 für das Einschreiben der Daten aus den Multiplexern 6 bzw. von dem Zeilensensor 5 freigibt, während der jeweils verbleibende Speicherblock 1b bzw. 1a dabei für das Auslesen freigegeben wird. Die Schreib- und Lesevorgänge in und aus dem Dual-Port-RAM 1 werden durch eine Steuerlogik 3 gesteuert. Die Speicherblöcke, die auch "Bank" genannt werden, sind so bemessen, daß sie jeweils die Daten einer kompletten Bildzeile des Zeilensensors 5 aufnehmen können. Ohne daß es auf die Reihenfolge ankommt, sei angenommen, daß zunächst die digitalisierten Bilddaten einer ganzen Bildzeile in den Speicherblock bzw. die Bank 1a eingeschrieben werden. Nachdem eine vollständige Zeile eines Bildes in diesen Speicherblock 1a eingeschrieben worden ist, wird über die Schalteinrichtung 11 auf den Speicherblock 1b umgeschaltet, und die nächstfolgende Zeile des Zeilensensors 5 wird in digitalisierter Form in den Speicherblock bzw. die Bank 1b eingeschrieben. Während dieser Zeit werden über das Lichtwellenleiter-Interface 7 die zuvor in der Bank 1a gespeicherten Daten in einer vorgebbaren Reihenfolge ausgelesen und seriell angeordnet, d. h. es findet eine Parallel/Seriellwandlung statt. Außerdem werden die Daten von einer elektrischen in eine optische Form umgewandelt und über den optischen Ausgang 2 an einen passiven Verteiler 9 übermittelt. Von diesem passiven Verteiler gelangen die Daten auf eine Ethernet-Netzwerkarte 13 eines PCs. Im vorliegenden Fall sind vier verschiedene PCs 10 dargestellt, die über den Verteiler 9 nacheinander mit Bilddaten von z. B. vier aufeinanderfolgenden Objekten beschickt werden. Der passive Verteiler leitet die Bildzeilen an alle PCs weiter. Da die PCs die Möglichkeit haben, die Bildaufnahme ein- bzw. auszuschalten, können einzelne Bilder oder Folgen von Bildern von einzelnen oder einer beliebigen Auswahl von PCs aufgenommen werden. Dies ist z. B. von Interesse, wenn eine entsprechende Kamera in einem optischen Erfassungs- und Sortiersystem, z. B. einer Paketverteilanlage, verwendet wird. Die Zeilenkamera 4, 5 nimmt dabei möglicherweise verschiedene Elemente oder Teile eines Objektes auf, die jeweils getrennt auf einem anderen PC ausgewertet werden. Ebenso ist es möglich, daß die Kamera schnell nacheinander mehrere verschiedene Objekte erfaßt, wobei die Auswertung der Bilder zu verschiedenen Objekten auch auf verschiedenen PCs erfolgt.

Neben der Steuerung der Schreib- und Lesevorgänge in dem Dual-Port-RAM und neben dem Umschalten der Schalteinrichtung 11 erfüllt die Steuerlogik auch noch andere Aufgaben, wie z. B. die Steuerung der Bildzeilenauf-

nahmen und auch des Auslesens. Während des Auslesens mit Hilfe des Interfaces 7 können die Zeilendaten beispielsweise in mehrere Datenpakete nach dem Ethernet-Standard aufgeteilt und zusätzlich mit entsprechenden Rahmendaten versehen werden, die dann seriell über den Ausgang 2 zu den jeweiligen Rechnern gegeben werden. Bei 8 ist ein zusätzlicher Dateneingang dargestellt, über welchen die für die Bildauswertung angeschlossenen PCs 10 gegebenenfalls Rückmelde- bzw. Rückkopplungssignale liefern, die eine geeignete Anpassung der Steuerlogik 3 ermöglichen.

Die erfindungsgemäße Schaltung, die im wesentlichen nur aus dem Dual-Port-RAM 1, der Steuerlogik 3 und gegebenenfalls noch dem Interface 7 besteht, ist relativ einfach aufgebaut und kann daher die großen Datenraten gut bewältigen. Außerdem ist diese Schaltung wesentlich preiswerter herzustellen als eine Framegrabber-Karte, und zudem braucht eine solche Schaltung nur einmal für mehrere PCs vorgesehen werden, wie es in dem Ausführungsbeispiel dargestellt ist.

Fig. 2 zeigt eine etwas abgewandelte Ausführungsform der erfindungsgemäßen Schaltung nochmals im Detail. Dabei ist mit 12 ein Kamera-Interface, bezeichnet, welches z. B. die Funktion der in Fig. 1 durch die Multiplexer 6 und die vorgeschalteten Einheiten zur Analog/Digitalwandlung der empfangenen Bilddaten dargestellten Komponenten erfüllen kann.

Auch hier ist wieder ein Dual-Port-RAM 1 mit zwei Speicherbanken vorgesehen, wobei jede der Speicherbanken 1a, 1b noch einen zusätzlichen Untersektor 1c bzw. 1d hat, in welchem die Rahmendaten entsprechend dem Ethernet-Protokoll auf der untersten Protokollebene zusammen mit den in den Bereichen 1a bzw. 1b gespeicherten Daten gespeichert werden. In diesem Fall können die Daten aus den Speicherbanken 1a bzw. 1b unmittelbar zusammen mit den Rahmendaten aus den Bereichen 1c und 1d ausgelesen werden, ohne daß die Rahmendaten noch zusätzlich hinzugefügt werden müßten. Alle Lese- und Schreibvorgänge werden durch die Steuerlogik 3 gesteuert, und zwar im wesentlichen in derselben Art und Weise, wie dies für die vorherige Ausführungsform gemäß Fig. 1 beschrieben worden war. Die bereits mit dem Protokollrahmen aus der untersten Ethernet-Protokollebene versehenen Bilddaten werden über die Steuereinrichtung 3 weitergegeben an das Interface 7, indem eine Parallel/Seriellwandlung stattfindet, und schließlich werden in dem als Ausgang dienenden Lichtwellenleitercontroller 2 die elektrischen Daten in optische Signale umgewandelt und ausgesendet.

Die Steuerlogik 3 weist außerdem noch Verbindungsleitungen zu einem Input/Output-Interface 14 auf, sowie eine weitere Steuerung, die das Kamera-Interface 12 beeinflusst, um gegebenenfalls in Reaktion auf vorhandene Bildergebnisse eine Rückkopplungssteuerung der Schärfereinstellung der Optik und/oder der Bilderfassung zu ermöglichen.

Patentansprüche

1. Schaltung zur Erzeugung von Bilddaten zur Echtzeitdarstellung auf einem PC, mit einem Dateneingang zur Aufnahme von Pixelrohdaten eines Bildsensors, dadurch gekennzeichnet, daß die Schaltung einen Zwischenspeicher (1), einen seriellen Datenausgang (2) und eine Steuerlogik (3) aufweist, wobei die Steuerlogik (3) für eine Zusammenfassung der zwischengespeicherten Bildrohdaten zu Datenpaketen mit Protokollelementen der untersten Ethernetprotokollebene (MAC-layer) vorgesehen ist.
2. Schaltung nach Anspruch 1, dadurch gekennzeichnet, daß der Zwischenspeicher eine Kapazität für die

Bildrohdaten mindestens einer Bildzeile hat.

3. Schaltung nach Anspruch 2, dadurch gekennzeichnet, daß der Zwischenspeicher eine Kapazität für mindestens zwei Bildzeilen hat.

4. Schaltung nach Anspruch 3, dadurch gekennzeichnet, daß der Zwischenspeicher ein Dual-Port-RAM ist.

5. Schaltung nach Anspruch 3 oder 4, dadurch gekennzeichnet, daß eine Bankschaltung zwischen mindestens zwei Speicherblöcken (Banken) vorgesehen ist, wobei jeder Speicherblock (Bank) die Kapazität für mindestens eine Bildzeile hat und wobei die Bildrohdaten aufeinanderfolgender Bildzeilen in den jeweils anderen Speicherblock eingelesen und im Gegentakt ausgelesen werden.

6. Schaltung nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß der Dateneingang ein paralleler Eingang einer vorgebbaren Bitbreite ist, wobei die Auslese- bzw. Ausgabefrequenz für die zu Datenpaketen zusammengefaßten Bilddaten größer ist als das Produkt aus der Einlesesequenz multipliziert mit der Bitbreite des Dateneinganges.

7. Schaltung nach Anspruch 6, dadurch gekennzeichnet, daß der Dateneingang der Schaltung eine Breite von 16 Bit hat.

8. Schaltung nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß der Datenausgang ein optischer Ausgang ist.

9. Personal Computer (PC), der mit einer Ethernet-Netzwerkkarte ausgestattet ist, dadurch gekennzeichnet, daß der PC für den Empfang von Bilddaten aus der Schaltung nach einem der Ansprüche 1 bis 8 mit einer Treibersoftware für die Ethernet-Netzwerkkarte ausgestattet ist, welche nur Protokoll Daten aus der untersten Ethernet-Protokollebene als Protokoll Daten verwendet, und alle übrigen Daten der empfangenen Datenpakete als Bilddaten interpretiert.

10. PC nach Anspruch 9, dadurch gekennzeichnet, daß die Ethernet-Netzwerkkarte einen optischen Eingang aufweist.

11. Verfahren zur Übertragung von Bilddaten in Echtzeit von einer Kamera auf einen PC, dadurch gekennzeichnet, daß die Bildrohdaten zwischengespeichert zu Ethernet-Datenpaketen zusammengefaßt werden, bei denen nur die unterste Protokollebene verwendet wird, und auf den Eingang einer Ethernet-Netzwerkkarte des PC gegeben werden, wobei die Ethernet-Netzwerkkarte so betrieben wird, daß nur die Daten der untersten Protokollebene (MAC-layer) als Protokoll Daten verwendet werden und alle übrigen Daten als Bilddaten interpretiert werden.

12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß die Bildrohdaten zeilenweise zwischengespeichert und zeilenweise zu Ethernet-Datenpaketen zusammengefaßt und seriell auf den Eingang der Ethernet-Netzwerkkarte gegeben werden.

13. Verfahren nach Anspruch 12, dadurch gekennzeichnet, daß die Daten zeilenweise in unterschiedliche Speicherblöcke eingelesen werden, wobei die Daten anschließend in derselben Reihenfolge der Speicherblöcke wieder ausgelesen werden.

14. Verfahren nach Anspruch 13, dadurch gekennzeichnet, daß zwei Speicherblöcke vorgesehen sind, in die abwechselnd Bildrohdaten eingelesen und im Gegentakt ausgelesen werden.

15. Verfahren nach Anspruch 13 oder 14, dadurch gekennzeichnet, daß das Auslesen der Daten einer Bildzeile in einer durch die Steuerlogik vorgebbare und vom Einlesen der Bilddaten dieser Bildzeile unabhängige

gigen Reihenfolge erfolgt.

16. Verfahren nach einem der Ansprüche 11 bis 15, dadurch gekennzeichnet, daß gleichzeitig mit dem Einlesen der Bilddaten in eine Bildzeile auch ein Einlesen der zugehörigen Protokolldaten der unteren Ethernet-Ebene erfolgt. 5

17. Verfahren nach einem der Ansprüche 11 bis 15, dadurch gekennzeichnet, daß die zwischengespeicherten Bilddaten erst beim Auslesen zu Ethernet-Datenpaketen zusammengefaßt und mit entsprechenden Protokolldaten ergänzt werden. 10

18. Verfahren nach einem der Ansprüche 11 bis 17, dadurch gekennzeichnet, daß die Daten einer Bildzeile jeweils zu einer ganzen Zahl von "Ethernet"-Paketen zusammengefaßt werden, so daß keines der Datenpakete 15 Daten verschiedener Bildzeilen enthält.

Hierzu 2 Seite(n) Zeichnungen

20

25

30

35

40

45

50

55

60

65

- Leerseite -

THIS PAGE BLANK (USPTO)

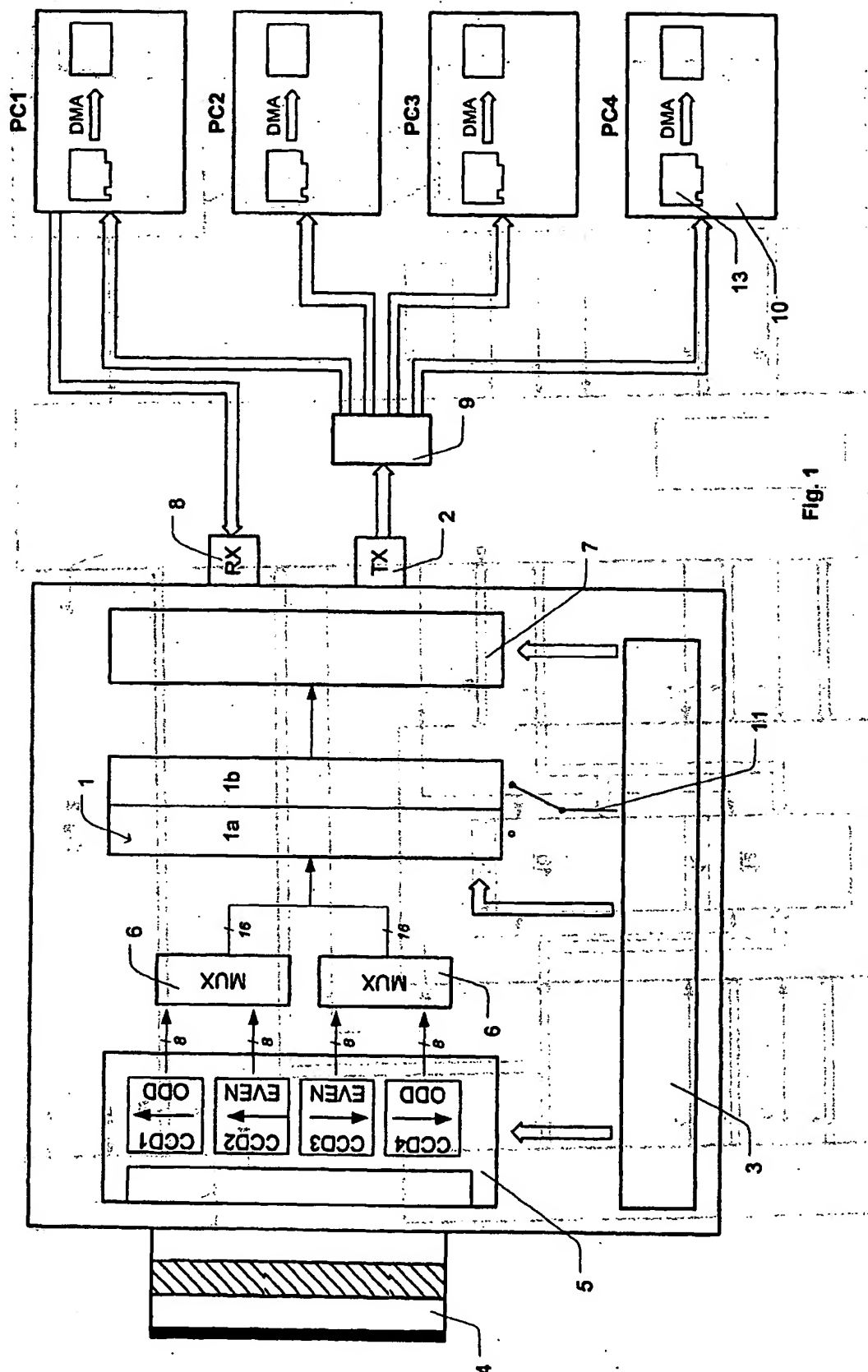


Fig. 1

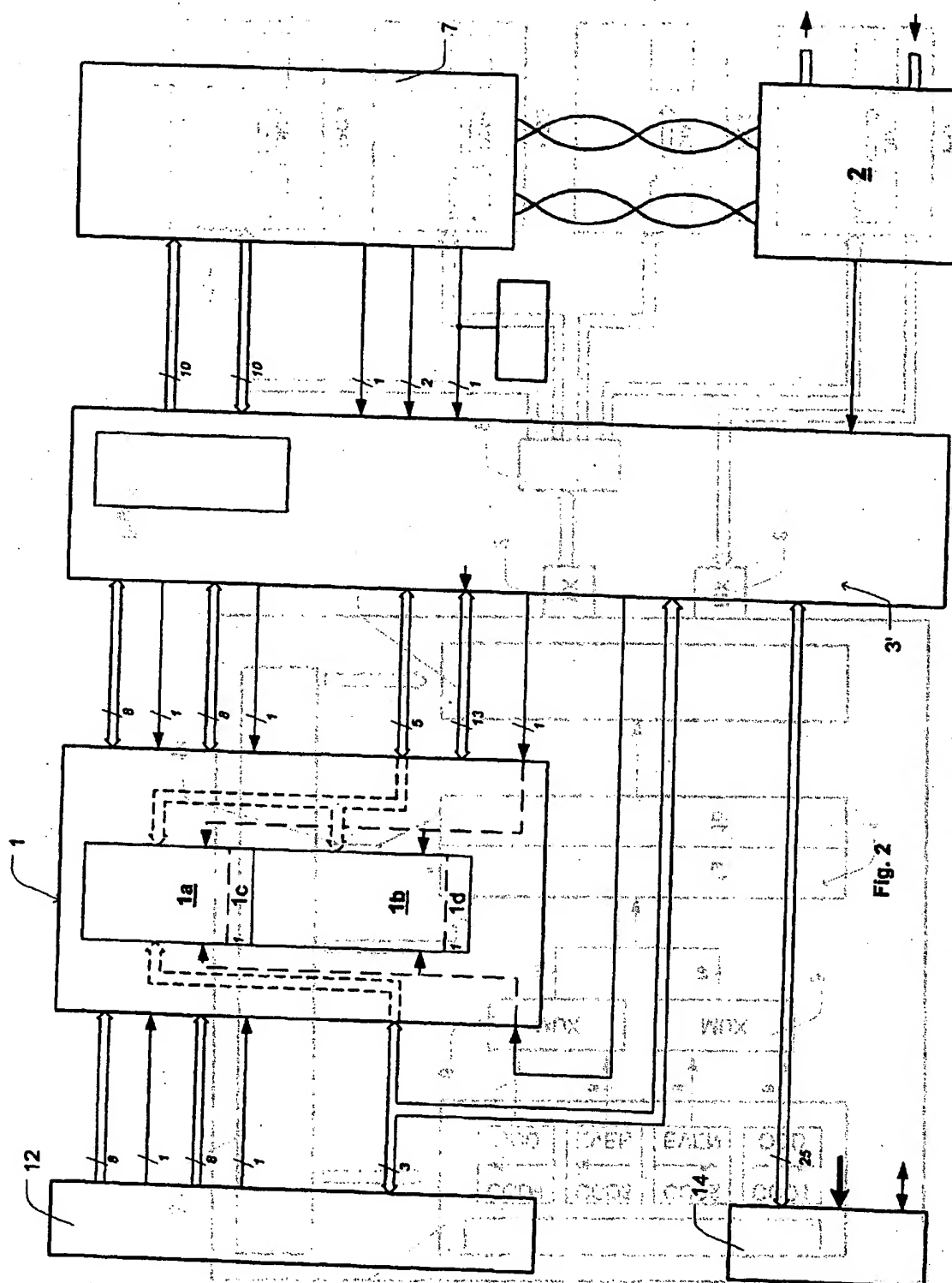


Fig. 2